

100MV/m高電界加速の現状

2010年春 物理学会 岡山大

平成22年3月21日

肥後寿泰(KEK)

主なメンバー

(KEK 加速器研究施設)

肥後寿泰、松本修二、横山和枝、柿原和久、
明本光生、吉田光宏、設樂哲夫、福田茂樹

(KEK 機械工学センター)

東保男、高富俊和、上野健治

(CERN)

W. Wuensch, G. Riddone, A. Grudiev, R. Zennaro, et al.

(SLAC)

S. Tantawi, V. Dolgashev, C. Adolphsen, F. Wang, J. Wang, et al.

内容

- これまでの経緯と開発方針
- 加速管設計
- 加速管製作
- 高電界試験設備
- 高電界試験結果現状
- 今後の展望

これまでの経緯と現在の開発方針

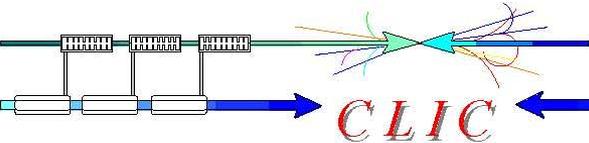
- 1990年代前半：超精密加工＋拡散接合
 - 製作方法の基礎確立 DS加速管
- 1990年代後半：放電問題の認識
 - 群速度下げる、短くなる
- 2000年初頭：60cm管
 - 加速電界：50～65MV/m級達成
 - HOM抑制：HDDS（弱減衰＋離調）
- 2007年～：CLIC 最適化→Xバンド、更に高電界化
 - 共同研究 CERN+SLAC+KEK
 - 30cm程度のTW加速管での実証へ

リニアコライダー用加速管 開発目標の変遷

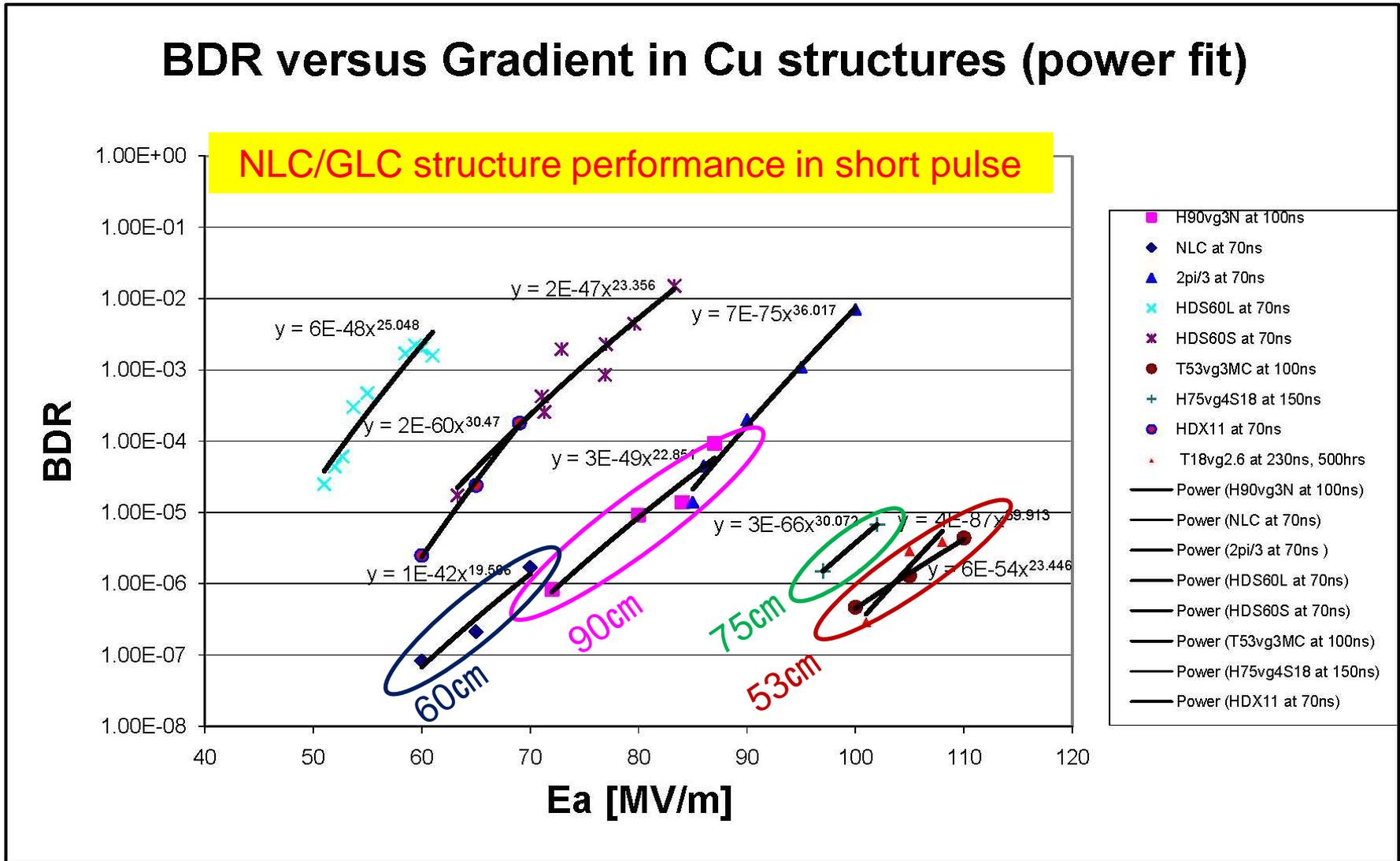
Stage	Unit	JLC-X	GLC	CLIC-C	CLIC-G
Year		1996	2004	2007	2010
ECM	TeV	1	1	3	3
Structure	Type	DS	HDDS	CG / HDS	HDS
Length	m	1.3	0.6	0.2	0.3
E _{acc}	MV/m	73 / 60	65 / 50	120 / 100	120 / 100
P _{IN}	MW	130	57	65	64
$\langle a / \lambda \rangle$		0.2~0.14	0.2 ~ 0.15	0.15~0.08	0.12~0.09
V _g /c _{IN}	%	10 ~ 2	4.5~0.8	2.4~0.7	1.7~0.8
ΔT	°C		< 19	71	53

現在の目標

1. Feasibility study for 100MV/m accelerating field in TW structure.
2. Study physics of reaching the status of high gradient operation.

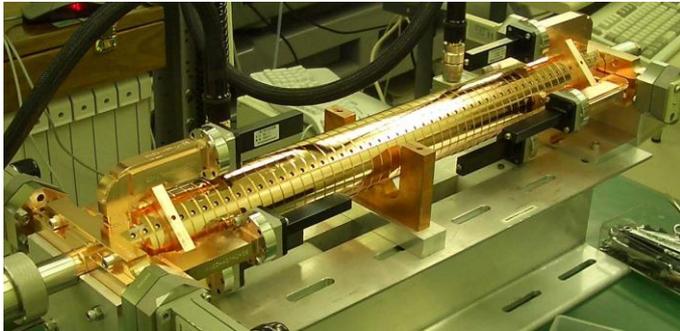


BDR versus Gradient in Cu structures (power fit)



Power fit can be done with the same power for all gradients

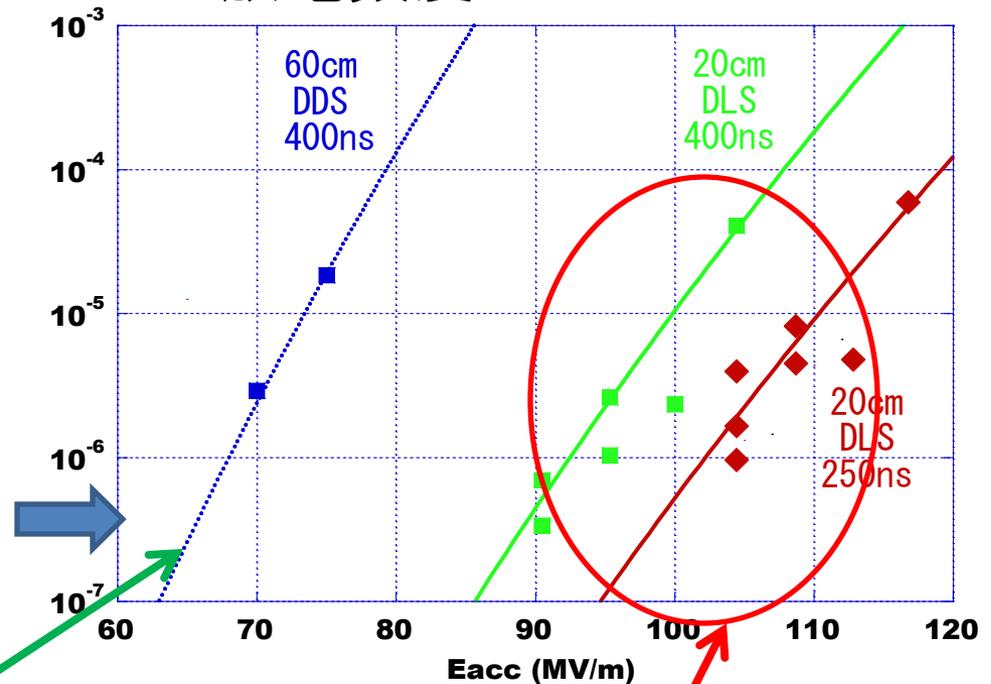
加速管: GLC 60cm → CLIC 30cm



60cm HDDS型加速管

It met LC requirements.

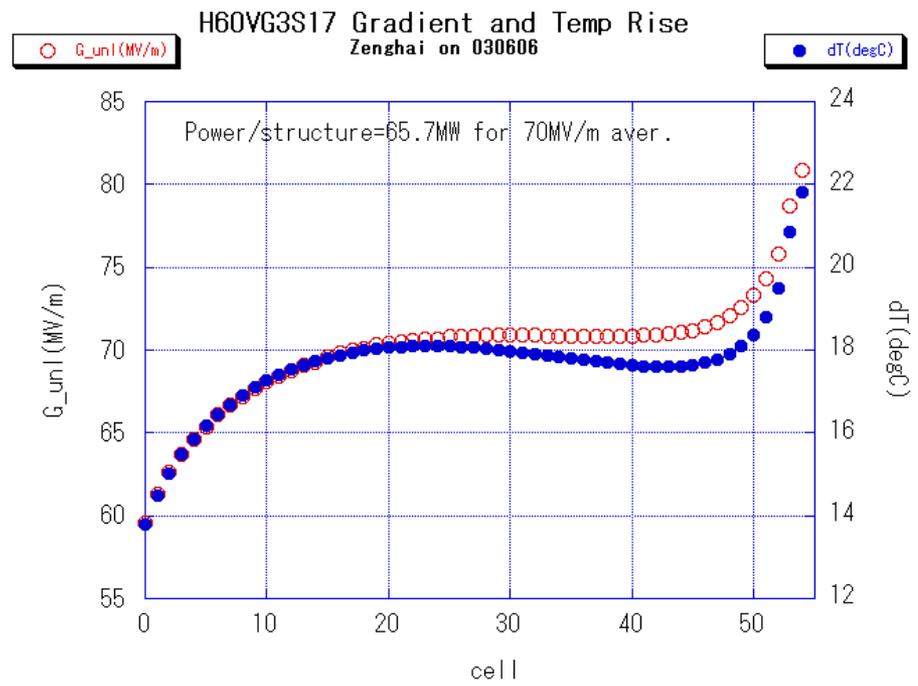
放電頻度 1BD/パルス/m



Higher gradient?

GLC (60cm管) 弱減衰

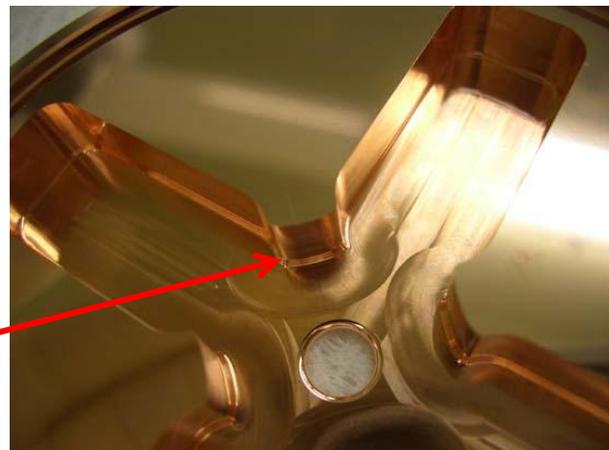
→ 強減衰構造



HDDSセル 弱減衰



CLIC 強減衰



磁場局所増大



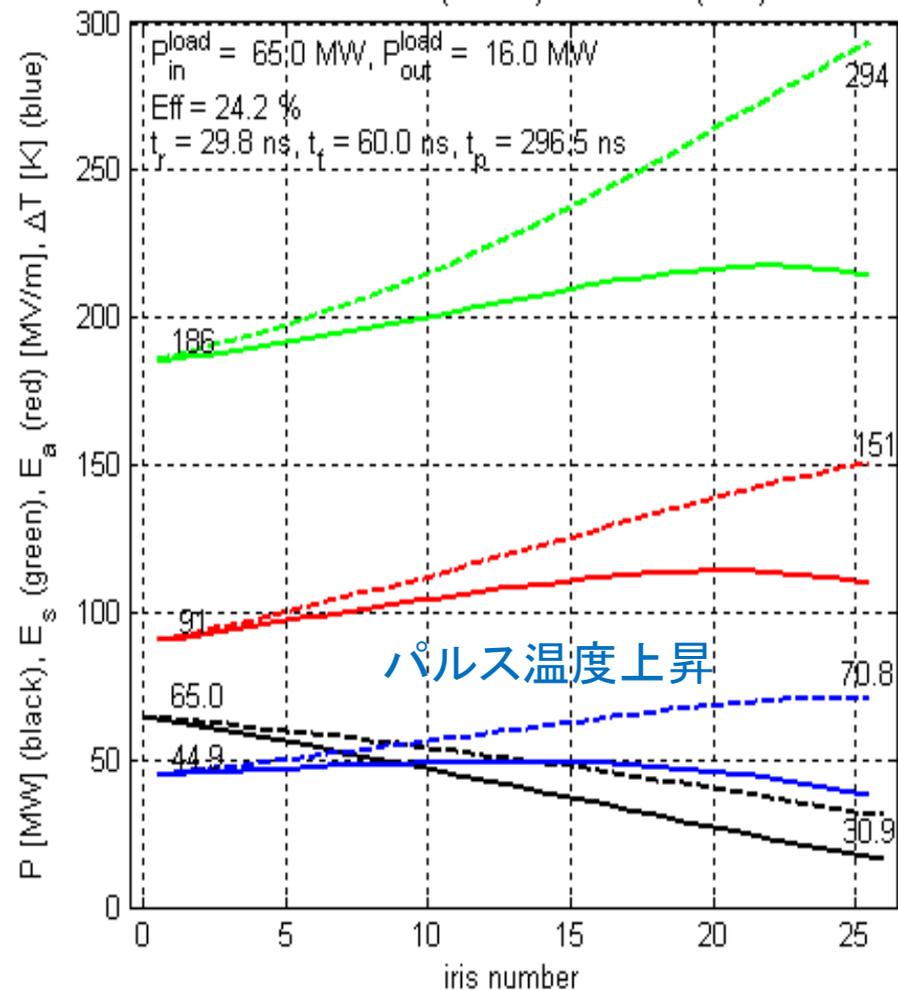
高パルス温度上昇

加速管の設計

- 短バンチ間隔→HOM強減衰
 - 減衰ポートでの高温度上昇
 - 放電頻度の抑制→低パルス温度上昇
 - 放電による破壊の抑制→低群速度
 - これらを考慮して加速セルパラメータを変化させる
-
- RFパワーはドライブビームより生成できるとして、ここでは加速管の性能に集中して研究

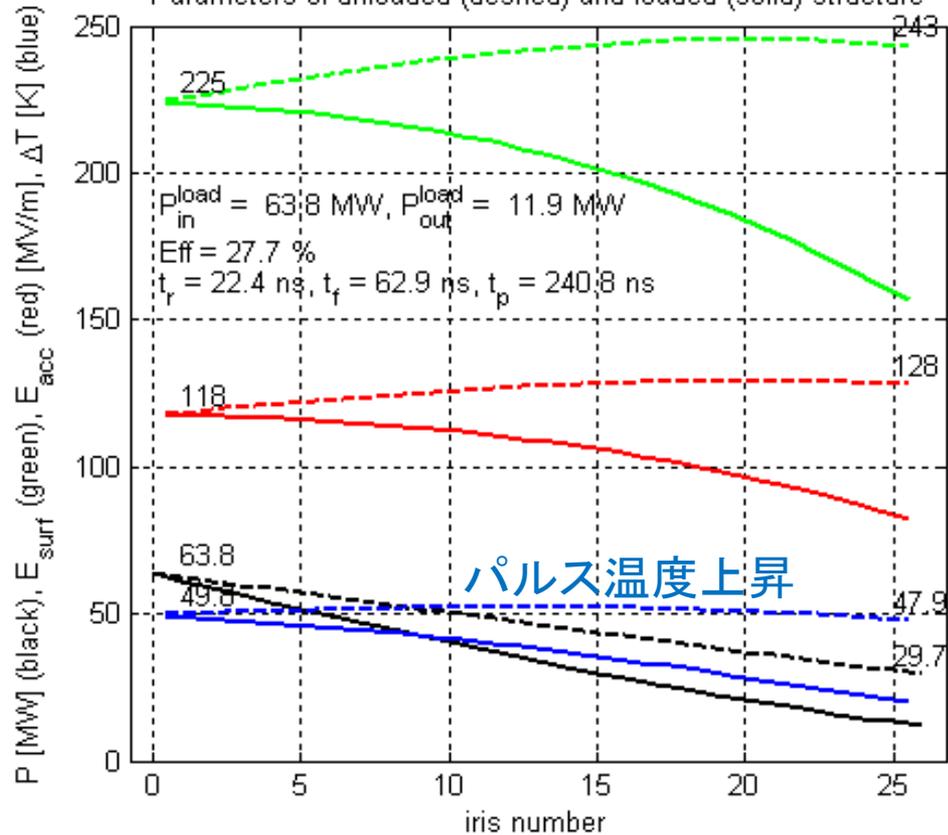
CLIC Test: CLIC_C(T18)

Parameters of unloaded (dashed) and loaded (solid) structure



CLIC Nominal: CLIC_G(T24)

Parameters of unloaded (dashed) and loaded (solid) structure



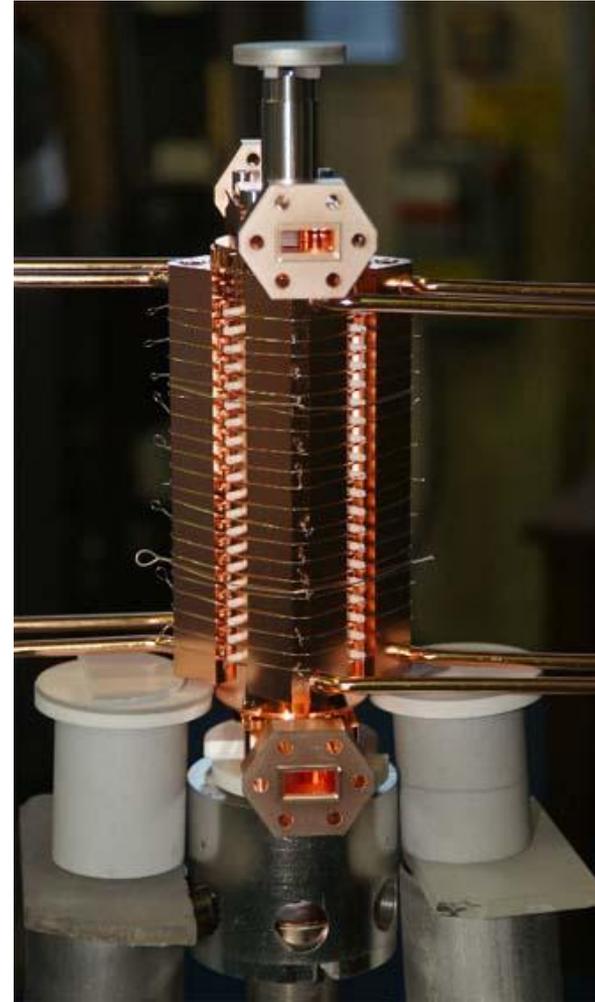
加速管製作フロー

- GLC/NLC時に確立された方式で製作
 - KEK パーツの精密加工
 - SLAC 組立
- 製作工程
 - 精密加工
 - CP
 - 水素炉での拡散接合＋ロウ付け
 - 650°Cでのベーキング
- 製作、取り扱い等
 - 今後基礎的研究が進めば改良を考えていく

Fabrication of damped structures



KEK fabricated all parts.



SLAC made assembly.

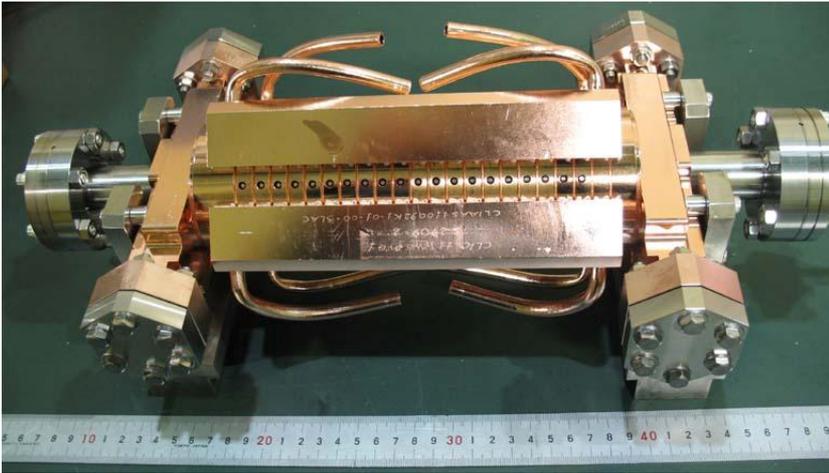
Vacuum Baking of T18_vg2.4_DISC



650° C
10 days
at SLAC

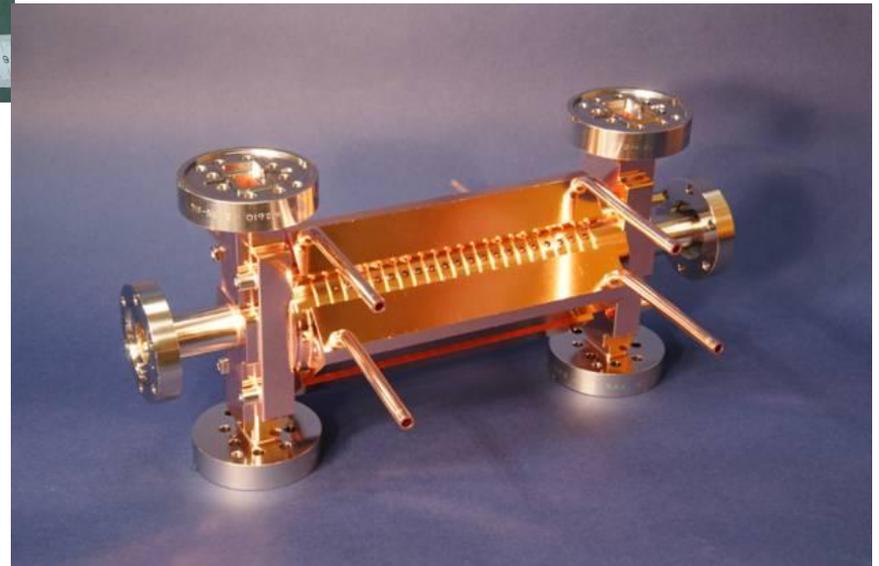
18セル強減衰試験加速管ペア

設計 CLIC-C



#2 being tested at KEK
Nextef

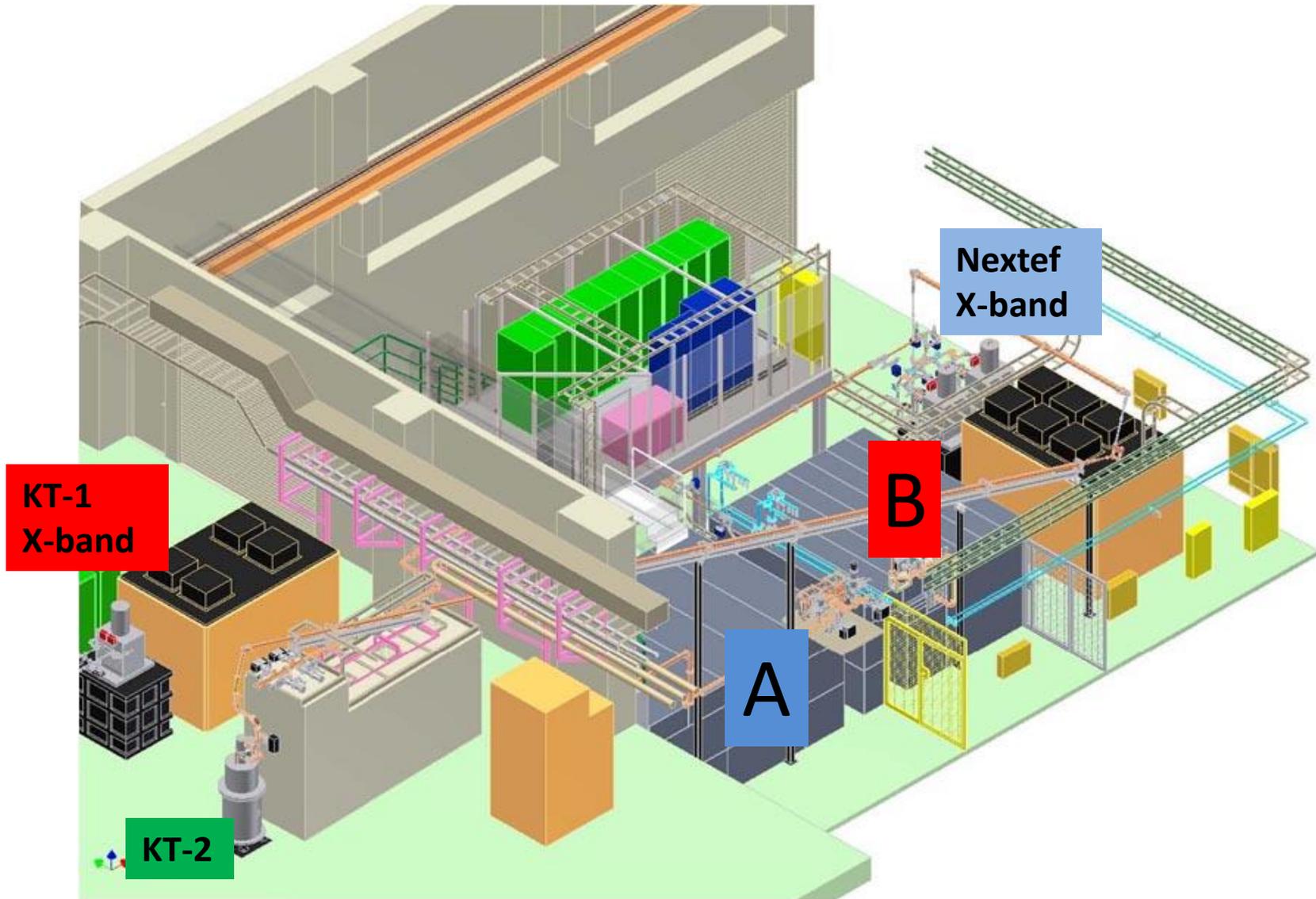
#3 being tested at
SLAC NLCTA



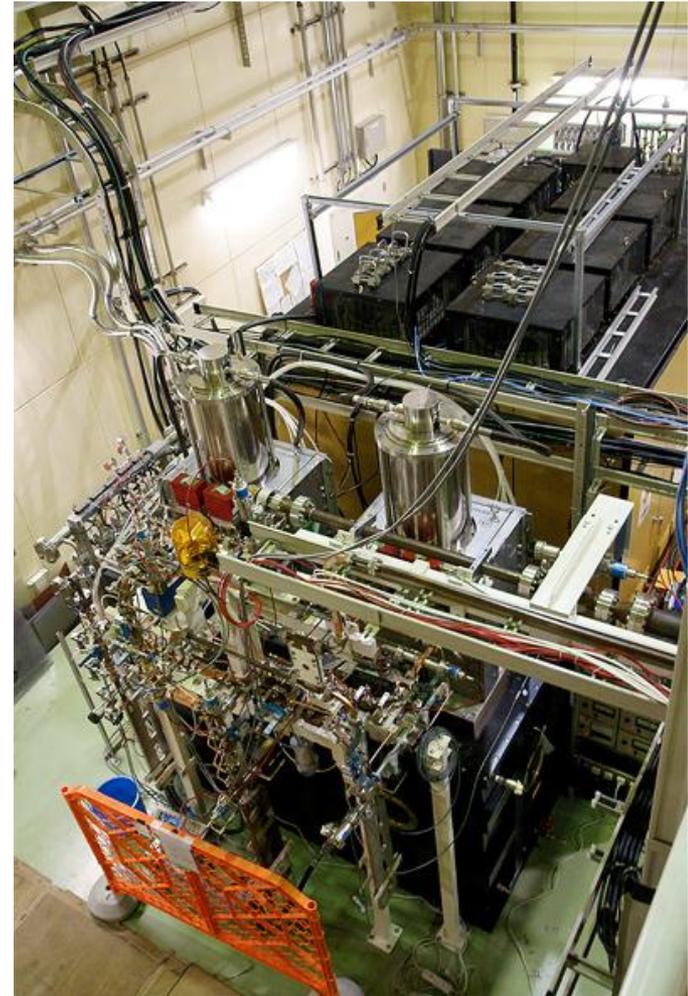
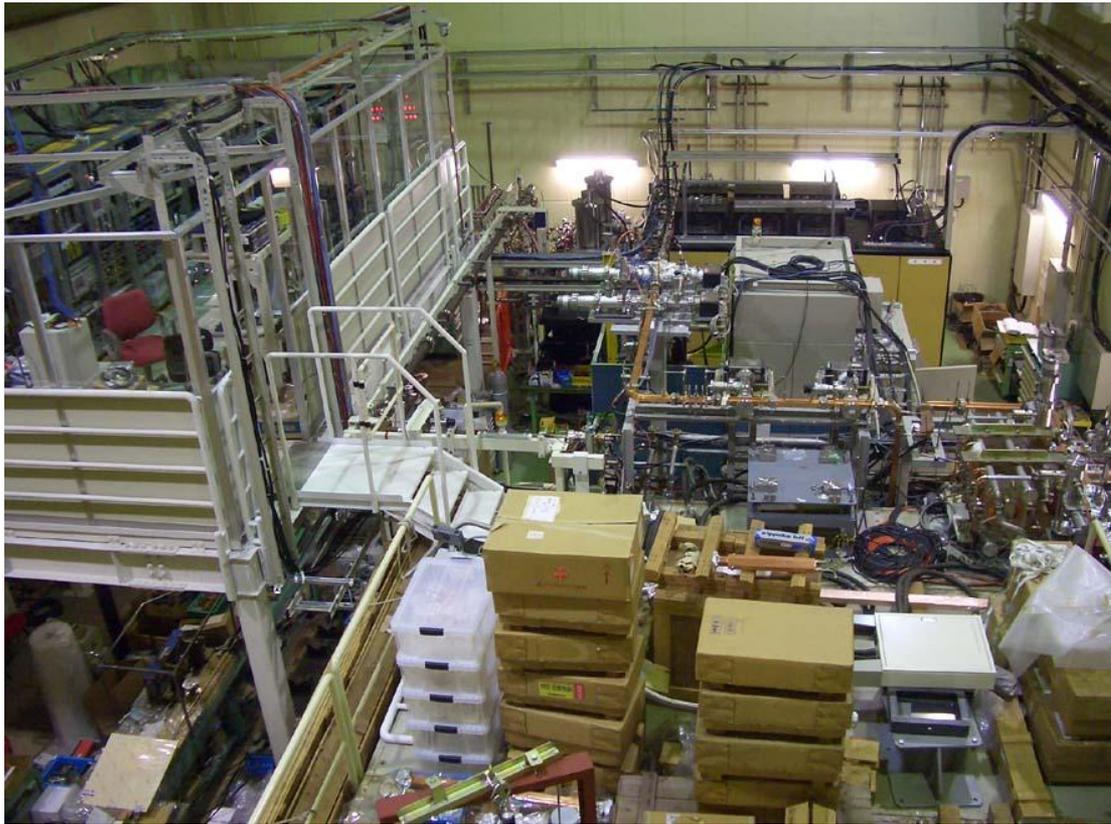
加速管試験

- 複数のラボで独立に性能を評価する
 - ILCでいう“SO”の発想
- 試験設備
 - 連続・高繰返し試験可能なのは、SLAC & KEKのみ
 - 100MW、100MV/m級の試験
 - SLAC NLCTA パルス圧縮
 - KEK Nextef クライストロン×2台合成

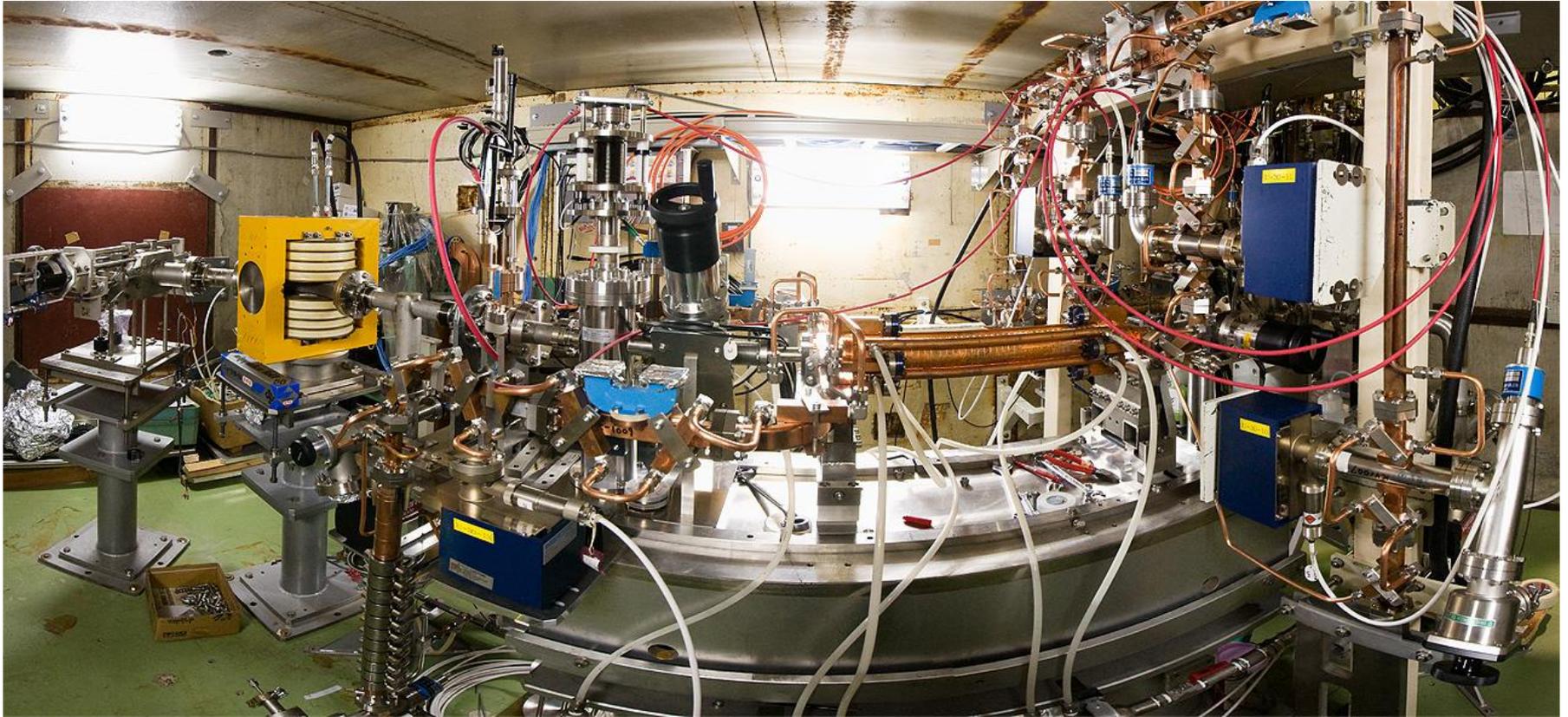
KEK: Nextef Configuration



Nextef operation since 2007



Nextef inside shield room



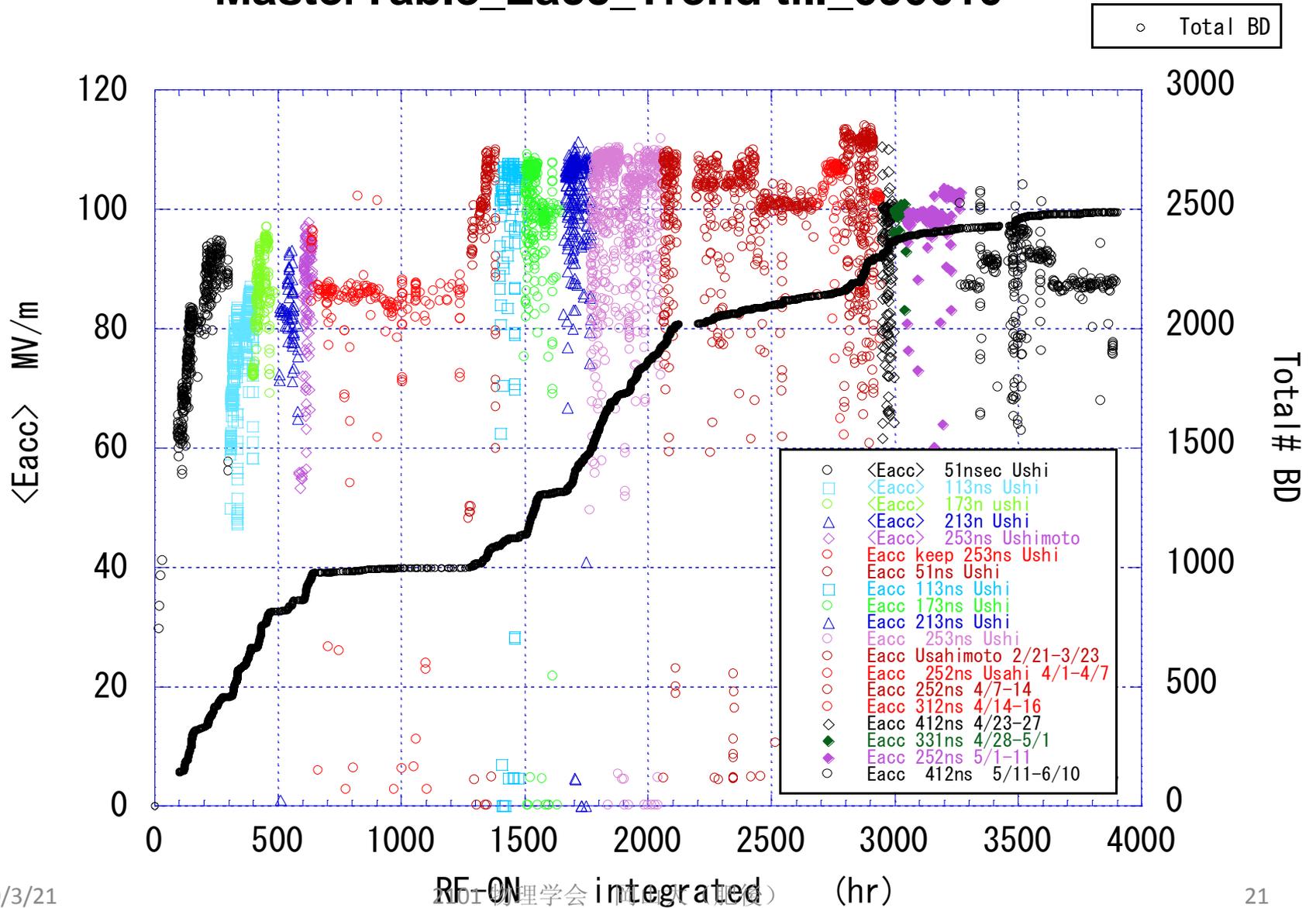
高電界試験

- 減衰無し、ディスク型
 - T18_Disk 2008年10月～2009年6月
 - 4000hr、9ヶ月
- 強減衰、四分割
 - T18_Duad 2009年9月～11月
 - 1000hr、3ヶ月
- 強減衰、ディスク型
 - TD18_Disk 2009年12月～
 - 1200hr、14ヶ月+

T18_Disk

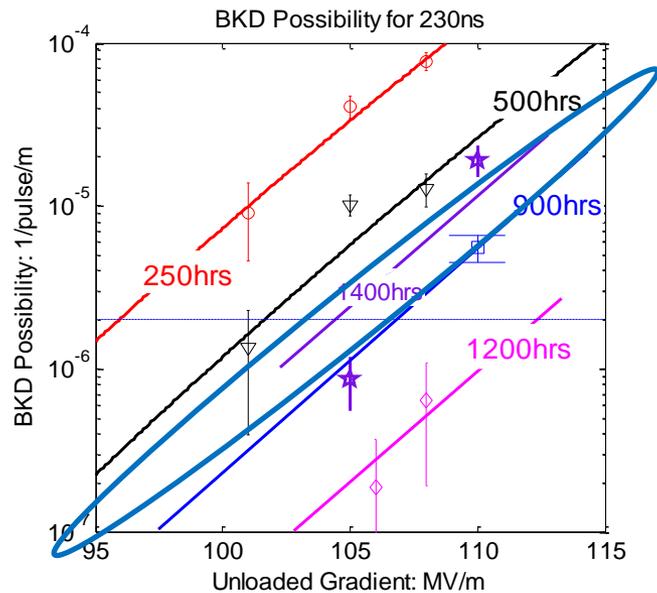
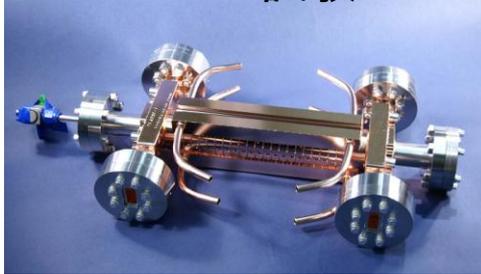
- 目的
 - 電界：100MV/m級加速電場の確立を確認
- 構造
 - ダンピング構造無し
 - 下流に向かって加速電場の上昇大きい
 - パルス温度上昇：磁場集中は少ない
- 結果：
 - 100MV/m可能である
 - ペア加速管はBDRほぼ同等の放電頻度を示した

MasterTable_Eacc_Trend till_090610

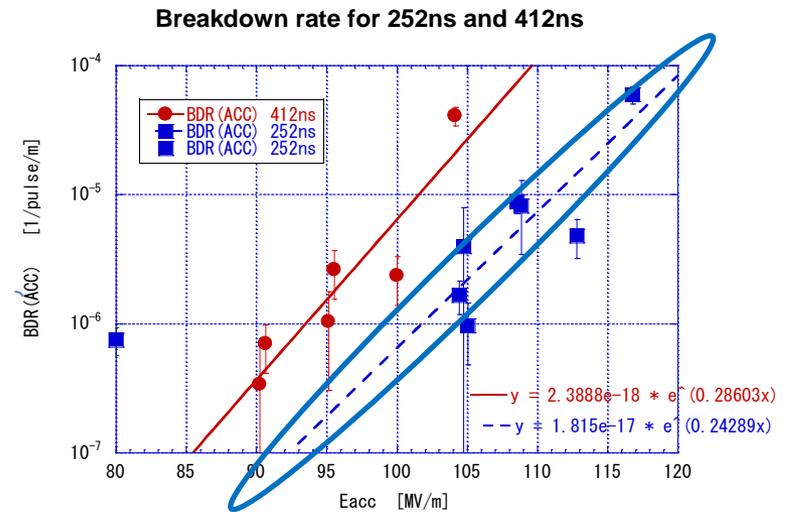


比較可能な計測の確立

#1 SLACで試験



#2 KEKで試験



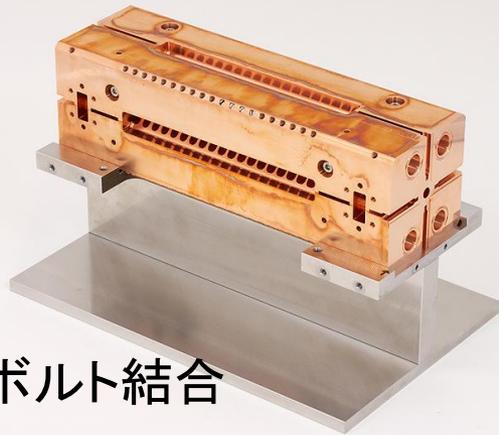
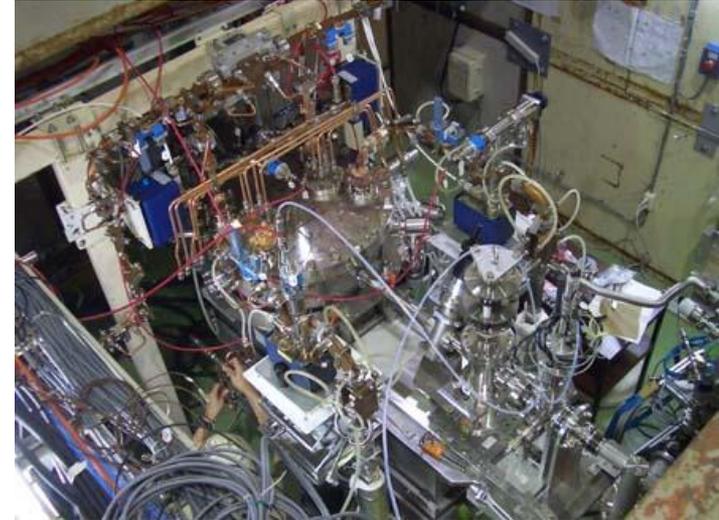
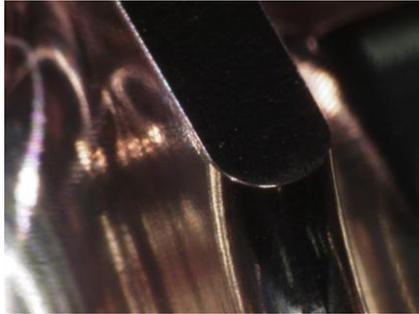
C. Adolphsen, US-
HG@ANL, 2009

ペアで製作した加速管に対し、SLAC・KEKで、ほぼ同程度の放電頻度を計測した。
今後、2番目のペアの双方での評価を行う。

TD18_Quad

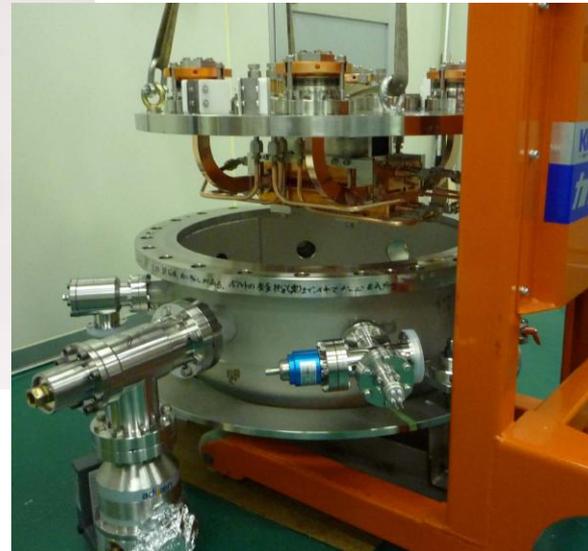
Setup @Nextef

50 μ mR



ボルト結合

10 μ m以内



真空

チェンバー

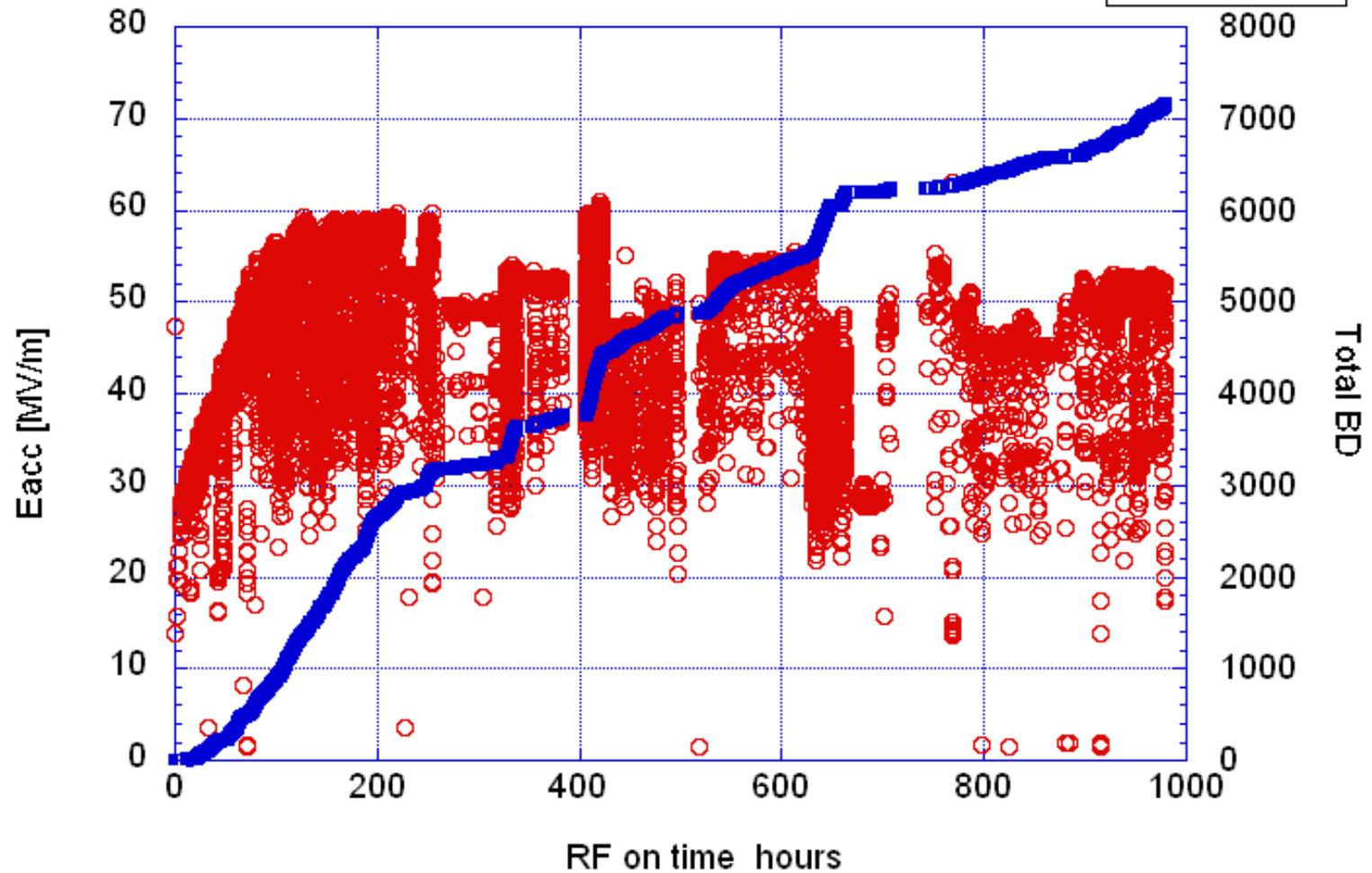
50nsec

Quad #5

Processing whole trend

○ Eacc [MV/m]

□ Total BD



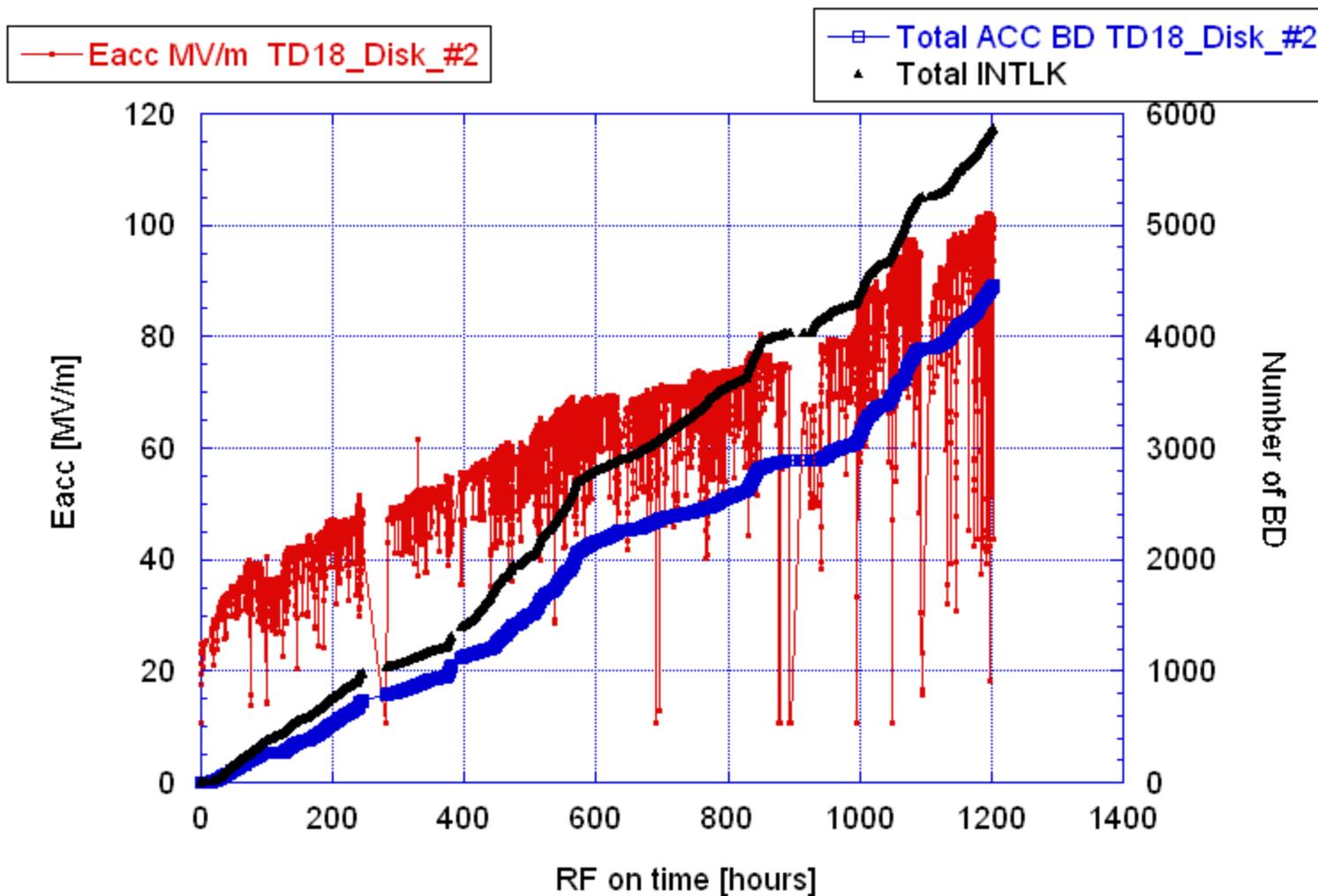
TD18_Quad 結果からの推量

- プロセシングが遅い
- 壁があり、それ以上プロセシング進まない
- EPやっても改善しない(SLAC例)
- 狭いところのガストラップが原因？
- エッジの放電か？ → 放電痕はエッジのみに顕著ではない
- …… まだ分割型が何故良くないかは理解できていない！
- 但し、安価な量産にむくと思われるので、更に研究は継続する

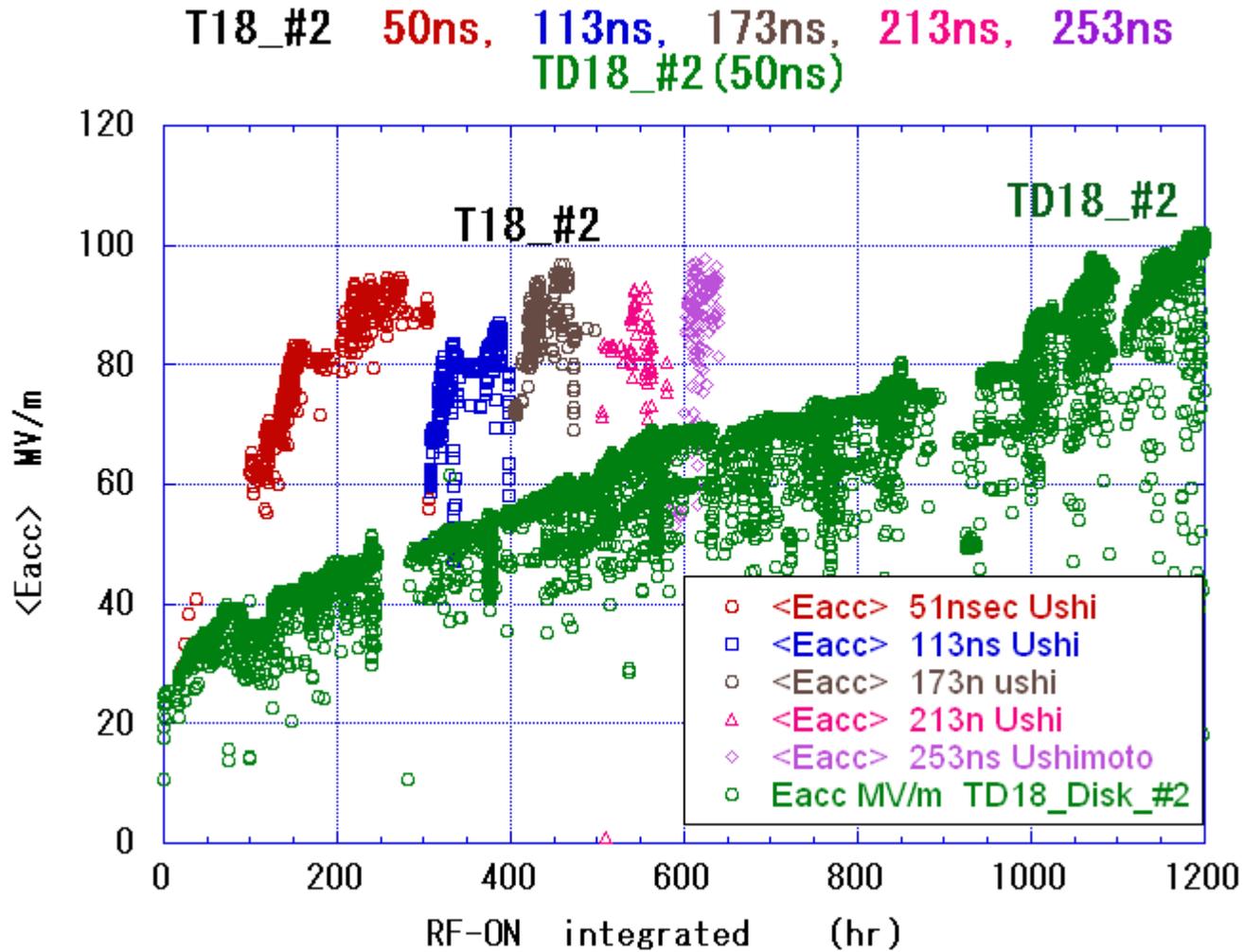
TD18_Disk

TD18_Disk_#2 Eacc and # of breakdowns

20100306



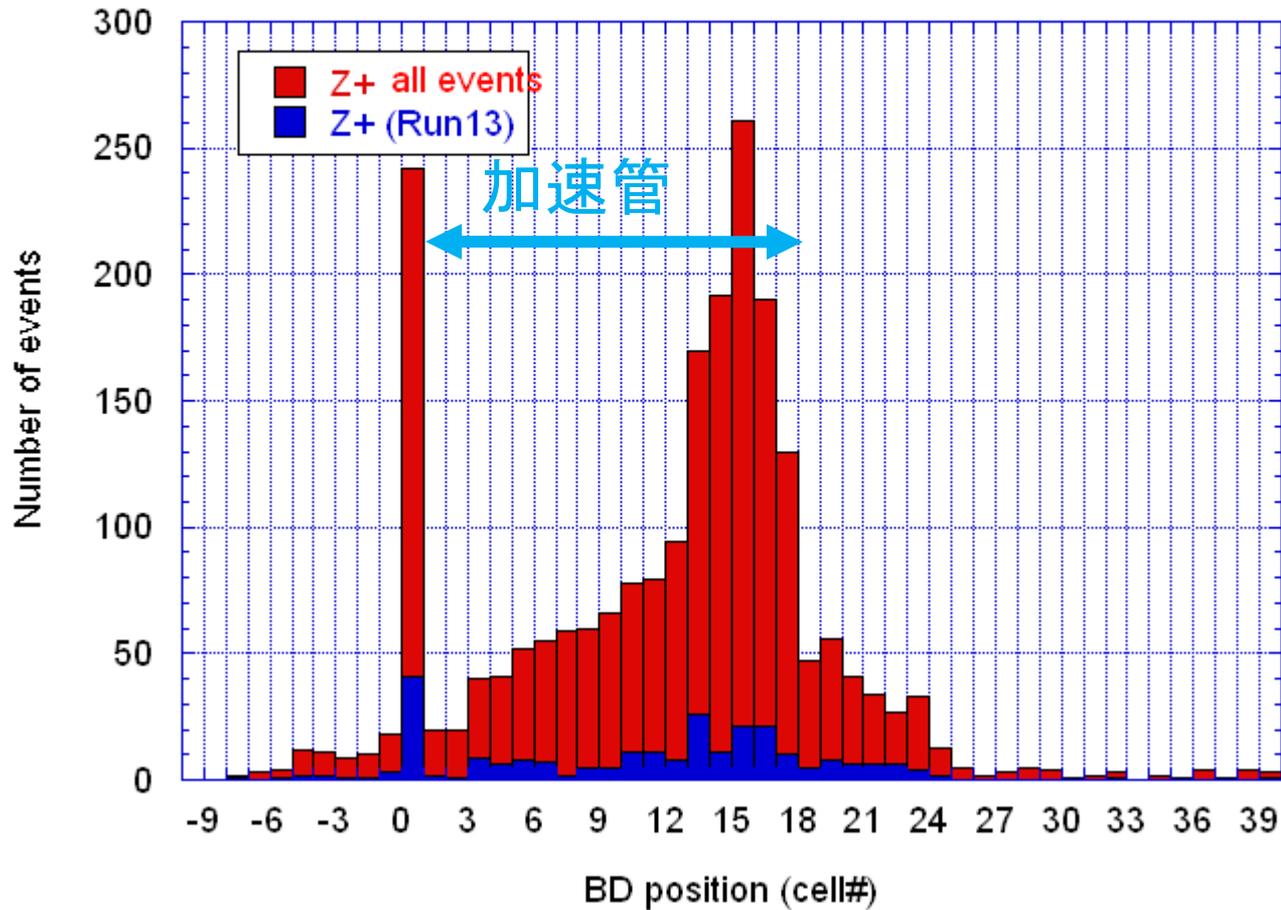
ディスク型： 減衰無しvs強減衰

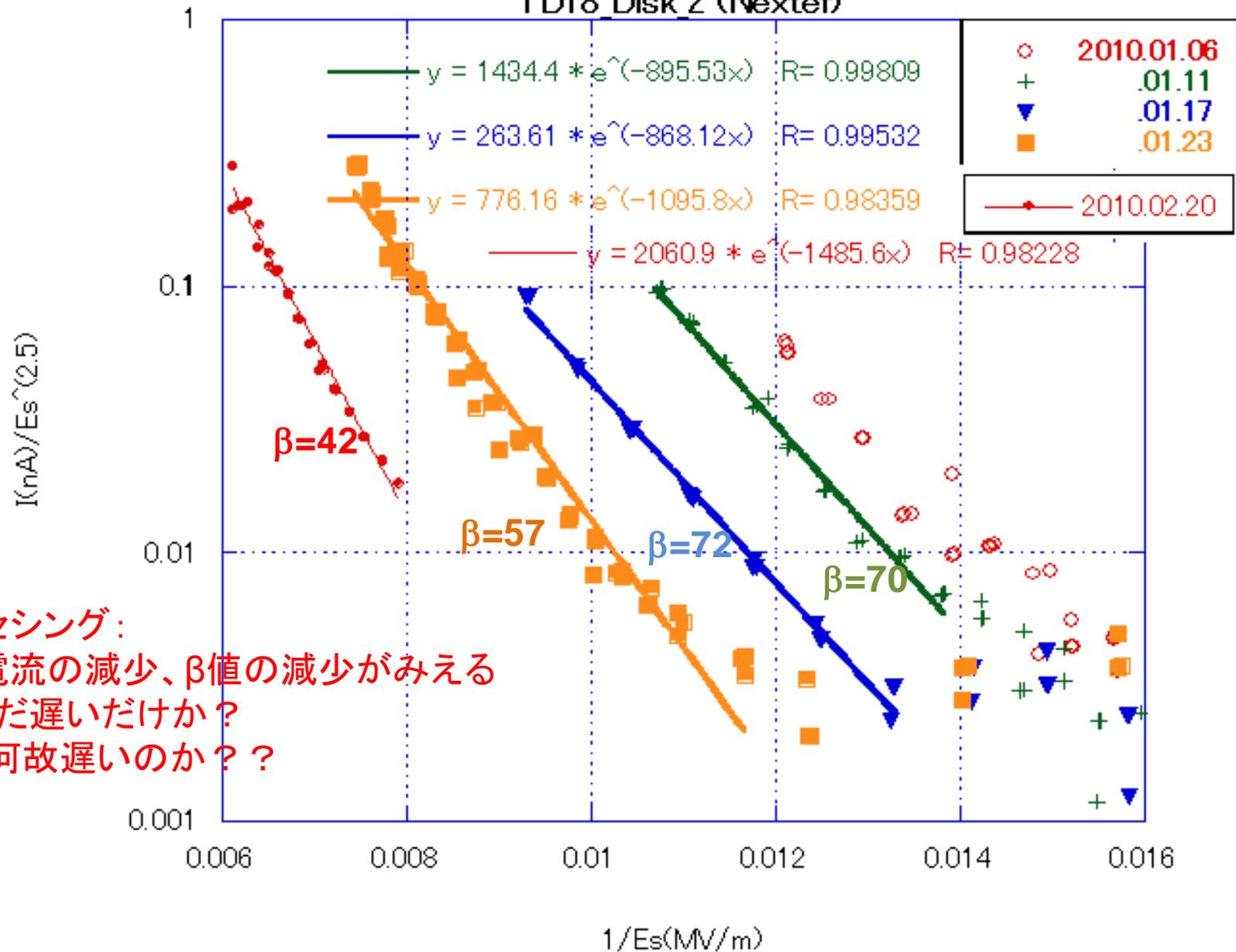


放電の場所は下流に多い

20100221

TD18_Disk #2 Breakdown position
all events till 100221 during run_13





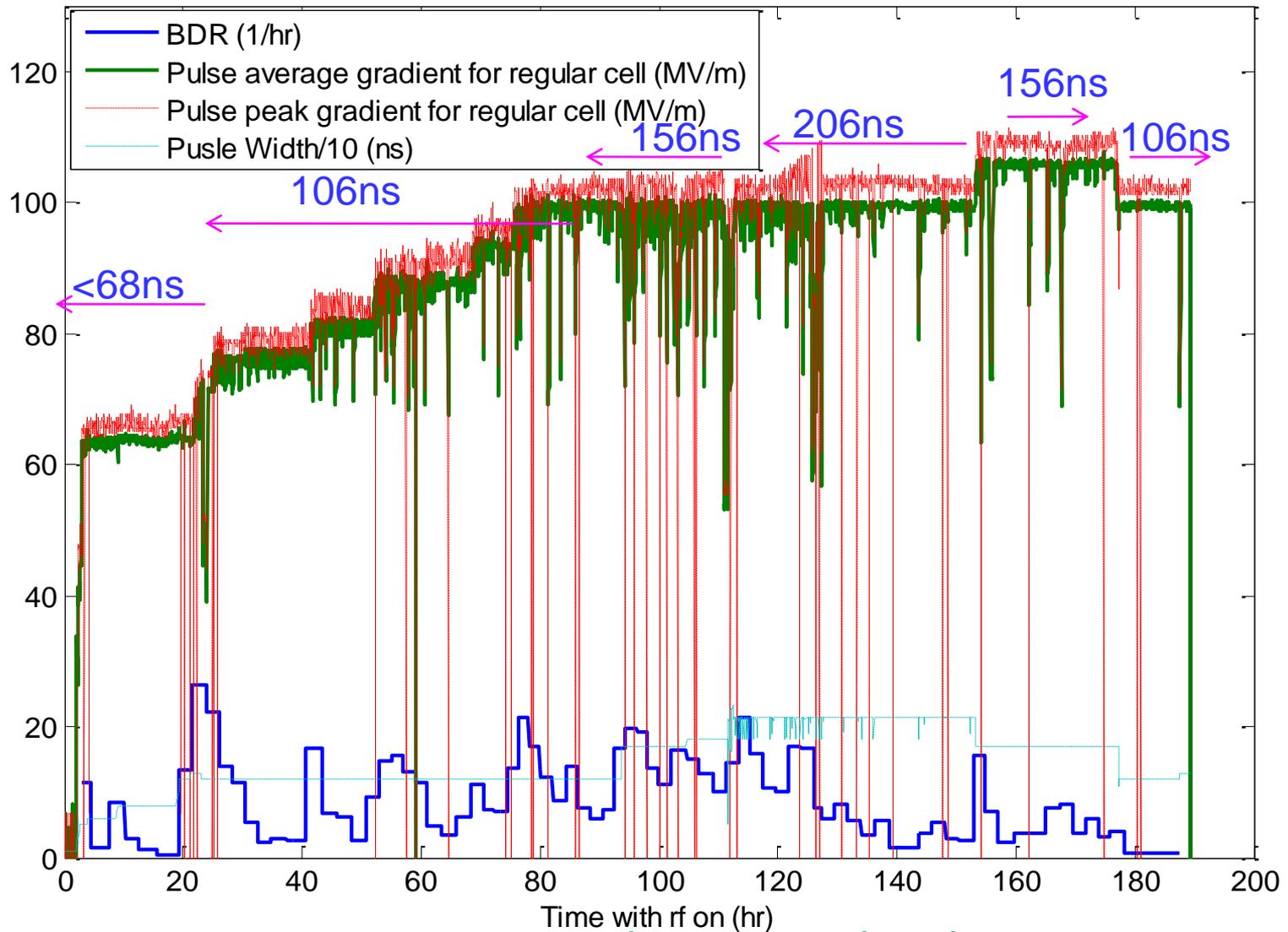
プロセッシング:
 暗電流の減少、 β 値の減少が見える
 ただ遅いだけか?
 何故遅いのか??

SLACでの強減衰型試験結果

From F. Wang, SLAC, Dec. '09

TD18_#3(SLAC) ペアで製作した加速管の試験@SLAC

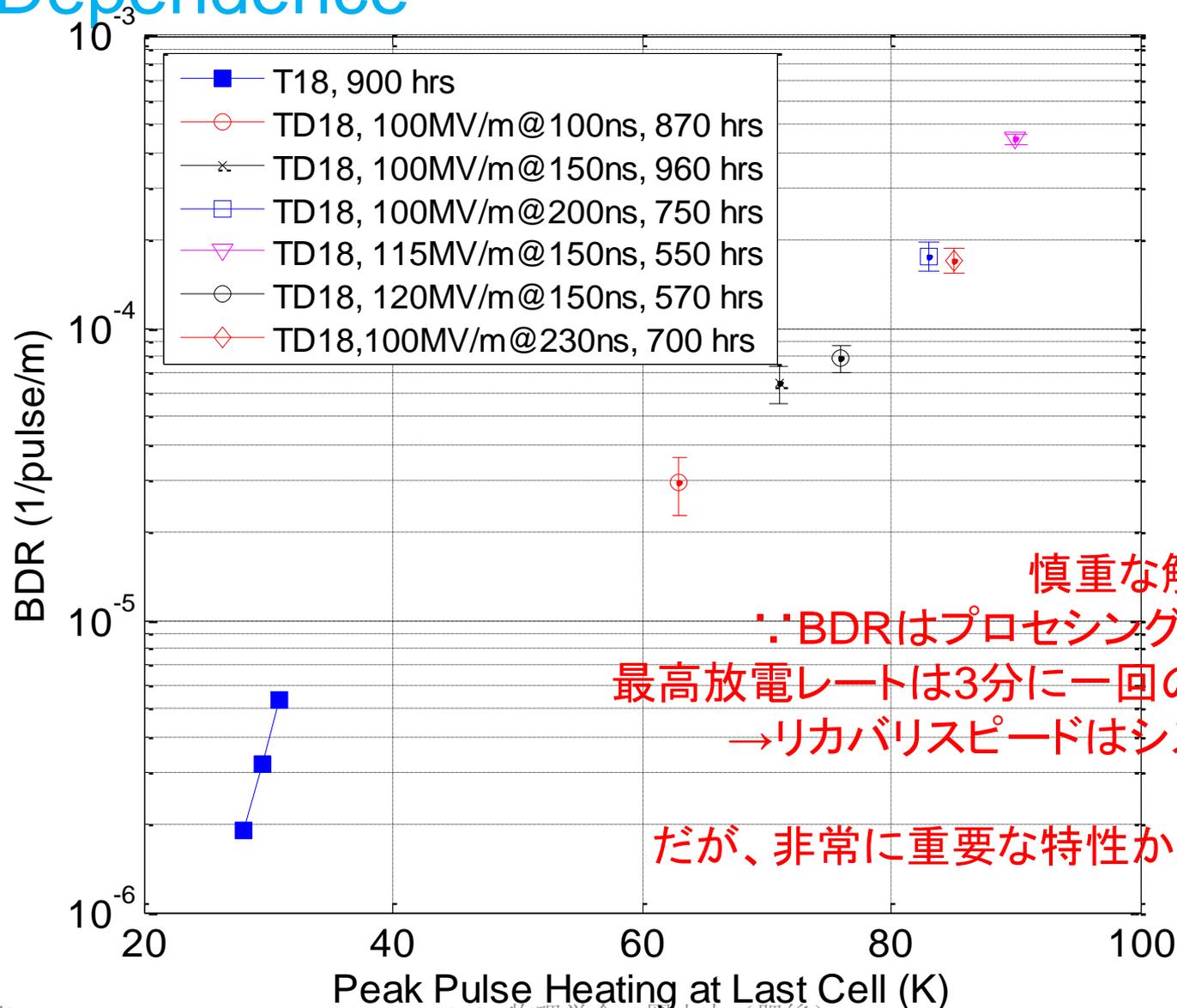
High Power Test begin at
12/03/2009 15:00



BKD Rate ~ 0.3/hr at 12/14/2009

BDR Pulse Heating Dependence

Faya Wang, SLAC, 10 March 2010
BDRとパルス温度上昇の相関



慎重な解析が必要
∵ BDRはプロセッシングで変わる、
最高放電レートは3分に戻りの放電頻度
→リカバリスピードはシステム依存
等々
だが、非常に重要な特性かも知れない

TD18_Disk 結果と議論

- KEKでの試験
 - ペアの片方、プロセッシングスピードが遅い
 - 遅いだけか？確認中 BDR、BD位置、暗電流等
- SLACとKEKでプロセッシングが異なる
 - 何故？ 輸送？ 試験設備依存するもの？
 - 強減衰＝パルス温度上昇での特性にはばらつきが多いか？
- 定量的な相互比較を詳細に行うことが必要
 - トリップの基準
 - プロセッシングのプロトコールの違い
- パルス温度上昇でBDRが決まるように見える
 - 強減衰は減衰構造無しに比べて放電頻度は高くならざるを得ないか？
 - メカニズムの理解を深める必要がある

現状のまとめ

- 3種類の加速管の試験を実施
- HOM減衰無しでは、100MV/m運転実証
- Quad型は50MV/mも満足に達成できていない、原因不明
- ディスク型の強減衰加速管のペアで、SLACの結果とKEKの結果が異なる、要詳細比較
- パルス温度上昇に関連した放電レートの兆候が見えた(SLAC)
- 統計を上げる、現象メカニズムの理解を進める必要

今後の展望

- 実機相当の加速管試験の継続
- Nextefの高電力発生を確実にするシステム改良
- 基礎的研究を進めるための独立のシールド室を確保
- CERN、LHCからの方向性により今後柔軟に対応
- SLAC等USの高電界研究開発の情報を入れて検討、特にSWベースの設計
- KEK加速器の立場として追求
 - プロセッシングとは何か？
 - 放電の発生メカニズム、抑制方法、
 - 加速電界の限界は？
- 現実的パラメータに沿ったLCの主加速器部設計